

SOY2 (BBT-022) ユーザーガイド



2018年07月05日 1.1版



(株)BeeBeans Technologies

株式会社 BeeBeansTechnologies(以下「BBTech」といいます) では、BBTech SOY2利用における使用目的のみにこの文書を開示します。

この文書に明記されている場合を除き、電子、機械、複写、録音を含め、いかなる形態または手段においても、BBTech の書面による事前の許可なく資料をコピー、複製、配布、再発行、ダウンロード、表示、掲載、転送することはできません。

BBTech では、この文書の適用および使用並びに当社製品の使用等により生じる損害の責任を一切負いません。また、ここに明記されている場合を除き、この法定通知のいずれの部分も、黙示、禁反言、その他の法律論理による特許、商標、著作権、その他の知的資産権のライセンスや権利の付与とは見なされません。

この文書の内容の使用および実施に必要ないかなる権利の取得もユーザ個人の責任となります。文書中のエラーの訂正や、ユーザに提供されるエンジニアリングのソフトウェア サポートおよびヘルプの正確性や正当性については責任を負いかねます。また、文書をアップデートする確約もいたしません。BBTech はこれらの条件および条項を独自の判断によって変更する権利を有します。

この文書は「現状のまま」で提供され、ユーザは自己責任でこの文書を使用することに同意したものとみなされます。

BBTech、BBTechの従業員、およびBBTechの販売特約店の従業員によるその他の口頭または書面によるいかなる情報、アドバイス等によっても、新たな内容の保証が創設されたり上記の制限保証の範囲を拡大させたりするものではありません。BBTech では、特許や著作権その他の知的資産権の不侵害、商品性、および特定目的への適合性は明示黙示を問わず保証いたしません。

BBTechでは、文書の使用または使用不能の結果生じた間接的、懲罰的、特別、または付随的ないかなる損害（利益の損失、業務の中断、交換品の費用、情報の消失や破損等を含む）については、その可能性を事前に通告されていた場合でも一切責任を負いません。ユーザに対するBBTechの損害賠償責任総額は、いかなる場合にもユーザがBBTechに支払った当該製品の代金を上限とします。たとえいかなる救済手段もその実質的目的を達せない場合でも、上記の制限責任および免責条項が法律上最大限認められる限度で適用されます。

この文書は、安全装置が必要となるような危険な環境での制御装置としての使用を目的にしたものではありません。

原子力施設、航空機操縦・通信システム、航空管制、生命維持装置、武器の作動・運転等（以下ハイリスク行為といいます）、安全装置が必要となるような危険な環境での制御装置としての使用、再販売を意図しての設計・製造または停止・誤作動対策措置がなされたものではありません。BBTechは、ハイリスク行為用途への適性に関する明示的・黙示的を問わず一切の保証を、ここに明確に排除します。

改訂履歴

日付	バージョン	改訂内容
2018/05/31	1.0	初版
2018/07/05	1.1	+5V の許容値は上限を13.5V から10V に変更

目次

1. 概要	4
1.1 SOY2ボード概要	4
1.2 SiTCP について	5
1.2.1 概要	5
1.2.2 I/F の種類	6
TCP データ通信	6
SlowControl 通信	6
1.3 起動モードについて	7
1.3.1 User モード	7
1.3.2 Loader モード	7
1.4 ボード構成	8
2. ボード各部詳細	9
2.1 DC コネクタ(+5V 入力)	9
2.2 RJ45コネクタ(Ethernet)	9
2.3 FPGA	10
2.4 ジャンパ	10
通信モードジャンパ	10
ForceDefault ジャンパ	10
2.5 3色 LED	11
2.6 ディップスイッチ	11
2.7 プッシュスイッチ	12
2.8 FX2コネクタ	12
ピン構成	13
3. SOY2デフォルトデザイン仕様	14
3.1 SiTCP 信号線一覧	14
3.2 信号説明	16
3.3 タイミングチャート	18
3.3.1 TCP データ通信	18
TCP コネクションの状態と管理	18
送信データタイミング	18
受信データタイミング	19
3.3.2 SlowControl 通信	20
ライトタイミング	20
リードタイミング	20
4. 付録	21
4.1 ユーザ用デザインファイル作成手順	21
4.2 ユーザ用デザイン書き込み手順	23

1. 概要

1.1 SOY2ボード概要

SOY2ボード(以下、本ボード)は、SiTCPを利用したギガビットネットワーク通信を簡単にご利用して頂ける様に設計されたものです。SiTCP の評価基板としてご利用いただけるほか、ご使用のデバイスに装着することもできます。

本ボードにはUserモードとLoaderモードの2つの起動モードがあります。通常はUserモードで使します。Loaderモードでは、本ボードのデザインを書き換えることができます。ユーザはEthernet経由で任意のデザインを本ボードのFlashメモリに書き込み、Userモードで使することもできます。

本書では本ボード出荷時に書き込まれているユーザ用デザインBBT-022-DFV01(デフォルトデザイン)の動作について主に説明します。Loaderモードで起動するローダ用デザインBBT-022-LFV01については「BBT-022-LFV01 機能仕様書」を参照して下さい。

なお、本ボードは「SOY-100M (BBT-006)」に対し後方互換性を持つように設計されています。

特徴

- 大容量データを信頼性の高い TCP で転送できます
- 転送速度は TCP のデータレートでおよそ 90%です
- レジスタアクセスのために UDP による設定用プロトコルを実装しています
- IP アドレス、TCP/UDP ポート番号などの設定はユーティリティで行えます
※制御プログラムで行うことも可能です
- Xilinxプラットフォーム ケーブルUSB IIを使用せずに、Ethernet経由でデザイン書き込みが可能です

仕様

通信仕様

- Ethernet: 1000BASE-T/100BASE-TX/10BASE-T
- TCP通信
 - セッション数: 1
 - サーバー動作
- UDP通信
 - 通信プロトコル: RBCP

部品仕様

- 搭載FPGA: Spartan-7(XC7S25-1FTGB196C) ※標準仕様
※XC7S50-FTGB196にも対応可能です(お問い合わせ下さい)
- LANコネクタ: RJ45
- 外部デバイスインターフェイス: FX2-100P-1.27DS
(ご使用のデバイス側は FX2-100S-1.27DS 等をご利用ください)
- 電源: AC アダプタまたはコネクタピン(FX2-100P-1.27DS)より供給
- 3連LED
- 4極ディップスイッチ
- プッシュスイッチ
- 外形寸法: 74mm × 76.9mm(突起部含まず)

※仕様は予告なく変更されます。

1.2 SiTCPについて

1.2.1 概要

SiTCPはTCP/IP手順を利用したネットワーク通信用の制御モジュールです。
Webアクセス等で利用されているTCP/IPを利用する事により、信頼性の高い通信が可能となっています。
TCP/IPネットワーク通信はパーソナルコンピュータ上での利用が容易で、多くの言語・OSで標準実装されています。

UNIXではsocket関数、WindowsではWinsock関数等が用意されています。

SiTCPとはハードウェアベースのTCP/IPプロセッサです。

その特徴としては……

○高速処理

- ワイヤーレートで処理が可能
- 1Gbpsまで可能

○単純なI/F

- FIFOメモリに似たインターフェイスになっている

○回路規模が小さい

- FPGA内に実装可能な大きさ
- 外部部品はPHYのみでOK

○環境構築が容易

- 市販LAN機器・機材等が利用出来る
- 遠隔地の配線にも対応(Ethernetの仕様に準じます)

○パーソナルコンピュータとの通信が容易に出来る

- OS標準実装の通信手順
- OS標準のソケットプログラミングでOK

1.2.2 I/Fの種類

SiTCPのI/Fは2種類用意されています。

1. 高速データ通信用のTCPデータ通信I/F
2. レジスタ設定などに用いるSlowControl通信I/F

TCPデータ通信

TCPデータ通信は8bitパラレル通信で、高速データ転送が行えます。

I/FはFIFOに似たものを採用し、送受信を同時に行う事が可能です。

TCPコネクションが確立する事により使用可能状態となります。

SlowControl通信

SlowControl通信は4線シリアル通信で、ネットワーク上ではUDPパケットを使用します。

通信内容は32bitアドレスの8bitデータです。

TCPデータ通信以外の通信（メモリやレジスタの設定、ボード上のバス制御等）に使用します。

シリアル通信の為TCPデータ通信と比較した場合手順が面倒になります。

SiTCPでは動作設定等に、このSlowControl通信を使用します。（PCからの設定時）

1.3 起動モードについて

1.3.1 Userモード

起動モードの設定は本ボードのディップスイッチ(SW2)で行います。ディップスイッチの4番をOFFにするとUserモードになります。通常はこの状態で使用します。

Userモードでは、Flashメモリに書き込まれているユーザ用デザインが起動します。製品出荷時にはデフォルトデザインが書き込まれています。本書ではこのデフォルトデザインの動作について主に説明します。

ユーザ用デザインは書き換えることもできます。書き換えはLoaderモードで行います。

1.3.2 Loaderモード

ディップスイッチの4番をONにした状態で本ボードを起動するとLoaderモードになります。

Loaderモードではローダ用デザイン(BBT-022-LFV01)が起動します。

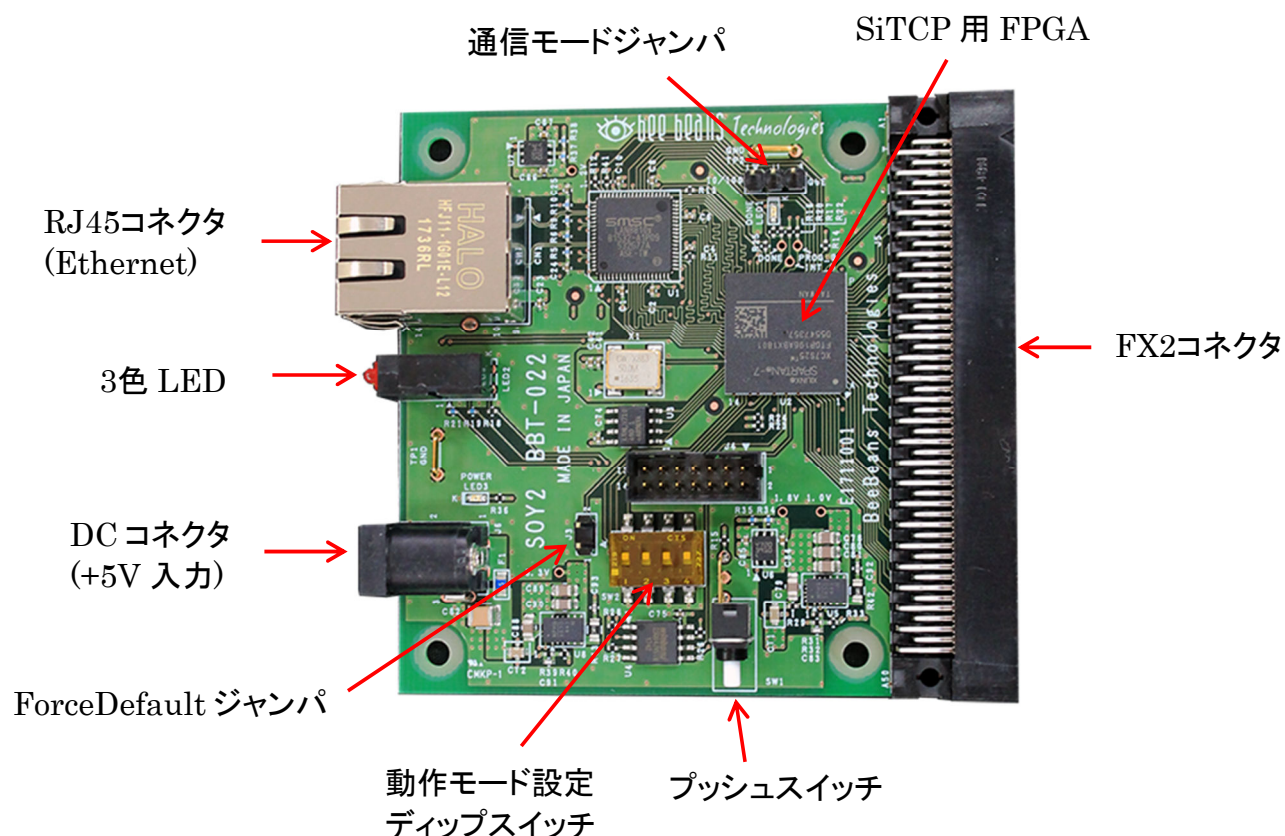
Loaderモードでは、Flashメモリに書き込まれているデザインを書き換えることができます。デザインの書き換えはEthernet経由でデザインファイル (MCSファイル)を転送して行います。

(ローダ用デザインは通常は書き換えしないで下さい。本ボードを起動できなくなる恐れがあります。)

ユーザ用デザインの作成手順、および書き込み手順については「4 付録」を参照してください。

なお、Loaderモードおよびデザイン作成、書き込みの詳細については「BBT-022-LFV01 機能仕様書」を参照して下さい。

1.4 ボード構成



本ボードは、SiTCP用FPGA 1つを実装し、ユーザが任意に製作した基板を接続できるI/Fコネクタ(FX2コネクタ)1つを搭載しています。※SOY-100M(BBT-006)と形状互換です。

本ボードの電源は、DCコネクタからの供給、またはFX2コネクタからの供給が可能です。どちらの場合も供給電圧は+5Vです。

詳しくは、「2 ボード各部詳細」をご覧ください。

2. ボード各部詳細

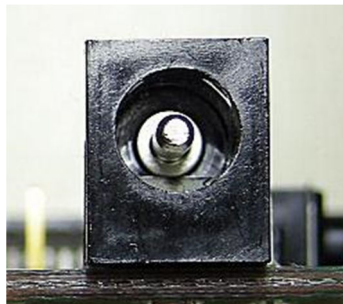
2.1 DCコネクタ(+5V 入力)

本ボードは、ACアダプタまたは安定化電源からの+5VをDCコネクタより供給し、動作させる事ができます。
(付属のACアダプタ以外を使用する時は、定格電流やコネクタ形状に十分注意して下さい。)

DCコネクタは+5V 4Aの2.1mm標準DCジャック(内径2.1mm, 外形5.5mm)です。

DCコネクタからの電源入力には4Aのヒューズが入っています。

基板単体、デフォルトデザインでの消費電流は約700mA(100BASE-TXの場合は約300mA)です。



DCコネクタを使用せず、FX2コネクタの+5Vピンから+5Vを供給し動作させる事も可能です。
(A49,A50,B49へ+5Vを接続して下さい。FX2コネクタピン配置参照)

FX2コネクタからの電源入力の場合は、ヒューズがありませんのでご注意ください。

2.2 RJ45コネクタ(Ethernet)

RJ45コネクタはEthernet接続用のコネクタです。1000BASE-T, 100BASE-TX, 10BASE-Tに対応しています。コネクタ下部のLEDはEthernetの状態とLinkスピードを表します。

リンクが確立するとLEDは点灯します。データ送受信中は点滅します。

LEDの色はLinkスピードを表します。



表 2-1 RJ45コネクタ LED の表示

Link スピード	LED の色
1000BASE-T	緑 & オレンジ
100BASE-TX	緑
10BASE-T	オレンジ

2.3 FPGA

搭載FPGAはSpartan-7 (XC7S25-1FTGB196C)です。
※XC7S50-FTGB196(スピードグレードは任意)に対応することも可能です。お問い合わせ下さい。

2.4 ジャンパ

通信モードジャンパ

通信モード(Linkスピード)を設定するジャンパ(基板表記J1)です。GbE側または10/100側をショートさせて設定します。

通常はGbE側にジャンパを取り付けてください。通信スピードを落として消費電力を小さくしたい場合には10/100側に取り付けてください。



表 2-2 通信モードジャンパ(J1)設定

J1ジャンパ	設定内容
GbE 側	全ての通信規格が有効 (1000BASE-T、100BASE-TX、10BASE-T) ※ジャンパを取り付けない場合もこちらの設定になります(非推奨)
10/100側	100BASE-TX、10BASE-T のみ有効

ForceDefaultジャンパ

本ボードはIPアドレスおよびポート番号設定をEEPROMに保存しています。設定値はSiTCP Utility等で変更する事ができます。

設定値がわからなくなった場合など、何らかの理由で強制的にSiTCP標準値での起動を行いたい場合は、ForceDefaultジャンパ(基板表記J3)をショートさせて下さい。

通常はジャンパを外した状態で使用して下さい。

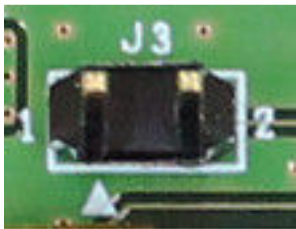


表 2-3 ForceDefault ジャンパ(J3)設定

J3ジャンパ	IP アドレス	TCP ポート番号	UDP ポート番号
ジャンパあり	192.168.10.16	24	4660
ジャンパなし	EEPROM 保存値 (初期値:192.168.10.16)	EEPROM 保存値 (初期値:24)	EEPROM 保存値 (初期値:4660)

2.5 3色LED

本ボードの状態を示す3色LEDです。

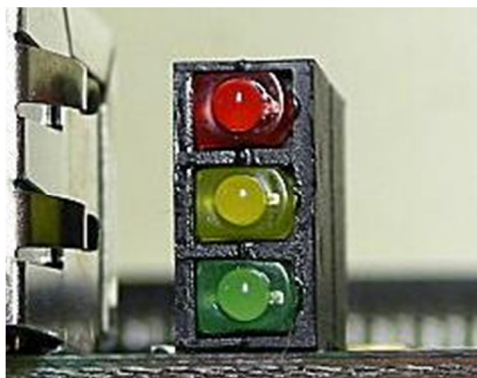


表 2-4 LED の点灯条件

発光色	点灯条件
赤	パワーオンリセット中: 点灯 ForceDefault(P.10 参照)動作中: 点滅
オレンジ	TCP セッション確立中: 点灯
緑	通常動作中: 点灯

2.6 ディップスイッチ

本ボードの動作設定をするディップスイッチ(基板表記SW2)です。

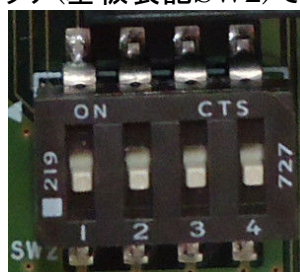


表 2-5 ディップスイッチ(SW2)設定

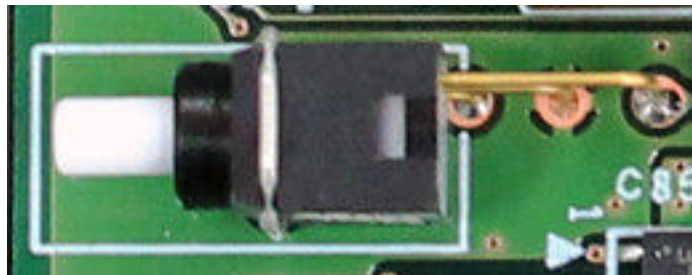
スイッチ 番号	動作設定
1	デモモード設定(※)
2	未使用
3	未使用
4	起動モード設定 ON: Loader モード OFF: User モード

※デモモード設定について

ディップスイッチの1番をONにすると、クライアントとの接続確立中、8ビットカウンタのカウントアップデータを8ビットで送信し続けます。

2.7 プッシュスイッチ

モーメンタリのプッシュスイッチ(基板表記SW1)です。
デフォルトデザインではリブートスイッチです。



2.8 FX2コネクタ

本ボードにはSiTCP通信用のFX2コネクタが搭載されています。

FX2コネクタにはFPGA、+5V電源、+3.3V電源のピンが接続されています。

+5Vピンは電源入力としても出力としても使用できます。DCコネクタを使用せずに+5Vピンから電源供給することが可能です。本ボード内部では+5Vの許容値は4.5V~10Vです。DCコネクタから電源供給する場合は+5V出力となります。

+3.3Vは本ボード内部で生成される電源出力です。入力できません。取り出せる電流は本ボード内部で使用する電流も含めて3A未満です。



このコネクタはヒロセ電機(株)製FX2-100P-1.27DSです。

(※ユーザ機器側はFX2-100S-1.27DS)をご使用ください。

このコネクタについての詳細などは下記ホームページ等をご参照下さい。

ヒロセ電機(株)ホームページ
FX2コネクタ概要ページ

<https://www.hirose.com/jp>
<https://www.hirose.com/product/jp/products/FX2/>

ピン構成

■ GND ピン ■ 電源ピン ■ TCP データ信号 ■ SlowControl 信号

5	4	4	4	4	4	4	4	4	4	3	3	3	3	3	3	3	2	2	2	2	2	2	2	2	2	2	1	1	1	1	1	1	1	1	1	9	8	7	6	5	4	3	2	1
0	9	8	7	6	5	4	3	2	1	0	9	8	7	6	5	4	3	2	1	0	9	8	7	6	5	4	3	2	1	0	9	8	7	6	5	4	3	2	1					
5	4	4	4	4	4	4	4	4	4	3	3	3	3	3	3	3	2	2	2	2	2	2	2	2	2	2	1	1	1	1	1	1	1	1	9	8	7	6	5	4	3	2	1	
0	9	8	7	6	5	4	3	2	1	0	9	8	7	6	5	4	3	2	1	0	9	8	7	6	5	4	3	2	1	0	9	8	7	6	5	4	3	2	1					

上段が A、下段が B です。

Pin	信号
A1	+3.3V
A2	+3.3V
A3	N.C.
A4	N.C.
A5	N.C.
A6	SiTCP_ACTIVE
A7	SiTCP_CLOSE_ACK
A8	SiTCP_CLOSE_REQ
A9	SiTCP_RX_EMPTY
A10	SiTCP_RX_RE
A11	SiTCP_RX_RV
A12	SiTCP_RX_RD0
A13	SiTCP_RX_RD1
A14	SiTCP_RX_RD2
A15	SiTCP_RX_RD3
A16	SiTCP_RX_RD4
A17	SiTCP_RX_RD5
A18	SiTCP_RX_RD6
A19	SiTCP_RX_RD7
A20	SiTCP_TX_AFULL
A21	SiTCP_TX_WE
A22	SiTCP_TX_WD0
A23	SiTCP_TX_WD1
A24	SiTCP_TX_WD2
A25	SiTCP_TX_WD3

Pin	信号
A26	SiTCP_TX_WD4
A27	SiTCP_TX_WD5
A28	SiTCP_TX_WD6
A29	SiTCP_TX_WD7
A30	Not used
A31	Not used
A32	Not used
A33	Not used
A34	Not used
A35	Not used
A36	Not used
A37	Not used
A38	Not used
A39	Not used
A40	Not used
A41	Not used
A42	REG_DO
A43	REG_DI
A44	REG_ACT
A45	SiTCP_SUSPEND
A46	N.C.
A47	REG_CLK
A48	N.C.
A49	+5V
A50	+5V

Pin	信号
B1	GND
B2	GND
B3	N.C.
B4	N.C.
B5	GND
B6	GND
B7	GND
B8	GND
B9	GND
B10	GND
B11	GND
B12	GND
B13	GND
B14	GND
B15	GND
B16	GND
B17	GND
B18	GND
B19	GND
B20	GND
B21	GND
B22	GND
B23	GND
B24	GND
B25	GND

Pin	信号
B26	GND
B27	GND
B28	GND
B29	GND
B30	GND
B31	GND
B32	GND
B33	GND
B34	GND
B35	GND
B36	GND
B37	GND
B38	GND
B39	GND
B40	GND
B41	GND
B42	GND
B43	GND
B44	GND
B45	GND
B46	SiTCP_CLK
B47	GND
B48	Not used
B49	+5V
B50	GND

※各信号の詳細は「3.1 SiTCP信号線一覧」をご参照下さい。

3. SOY2デフォルトデザイン仕様

3.1 SiTCP信号線一覧

SOY2デフォルトデザインで使用しているSiTCPの信号線は下記の通りです。
信号線はFX2コネクタに接続されています。ピン配置は「2.8 FX2コネクタ」を参照してください。

表 3-1 SiTCP 信号線一覧

※信号の入出力についてはユーザ基板側より見た入出力での記述です。

信号線名	信号説明
SiTCP_REG_ACT	Slow Control 通信確立信号 入力
SiTCP_REG_DI	Slow Control 受信データ 出力
SiTCP_REG_DO	Slow Control 送信データ 入力
SiTCP_REG_CLK	Slow Control シリアル通信用クロック 入力
SiTCP_CLK	TCP データ通信用クロック 出力
SiTCP_CLOSE_REQ	TCP データ停止要求信号 入力
SiTCP_CLOSE_ACK	TCP データ通信終了信号 出力
SiTCP_ACTIVE	TCP データ通信確立信号 入力
SiTCP_RX_RD0	TCP データ通信 受信データ bit0 入力
SiTCP_RX_RD1	TCP データ通信 受信データ bit1 入力
SiTCP_RX_RD2	TCP データ通信 受信データ bit2 入力
SiTCP_RX_RD3	TCP データ通信 受信データ bit3 入力
SiTCP_RX_RD4	TCP データ通信 受信データ bit4 入力
SiTCP_RX_RD5	TCP データ通信 受信データ bit5 入力
SiTCP_RX_RD6	TCP データ通信 受信データ bit6 入力
SiTCP_RX_RD7	TCP データ通信 受信データ bit7 入力
SiTCP_RX_RV	TCP データ通信 受信データ有効信号 入力
SiTCP_RX_RE	TCP データ通信 受信可能信号 出力
SiTCP_RX_EMPTY	TCP データ通信 受信バッファ 空 信号 入力
SiTCP_TX_WE	TCP データ通信 送信データ書込有効信号 出力
SiTCP_TX_AFULL	TCP データ通信 送信バッファフル信号 入力
SiTCP_TX_WD0	TCP データ通信 送信データ bit0 出力
SiTCP_TX_WD1	TCP データ通信 送信データ bit1 出力
SiTCP_TX_WD2	TCP データ通信 送信データ bit2 出力
SiTCP_TX_WD3	TCP データ通信 送信データ bit3 出力
SiTCP_TX_WD4	TCP データ通信 送信データ bit4 出力

信号線名	信号説明
SiTCP_TX_WD5	TCP データ通信 送信データ bit5 出力
SiTCP_TX_WD6	TCP データ通信 送信データ bit6 出力
SiTCP_TX_WD7	TCP データ通信 送信データ bit7 出力
SiTCP_SUSPEND	本信号は接続しないでください。

3.2 信号説明

SiTCPとの通信には下記の信号を利用します。

SiTCP_CLK

TCPデータ通信に利用される同期クロック出力です。
この信号はUSER-FPGAからSiTCP-FPGAに供給します。
推奨クロック周波数は125MHzです。
出力形式はLVTTTLです。

SiTCP_CLOSE_REQ

SiTCP-FPGAからのTCPデータ通信停止の要求です。
この要求はSiTCPが通信切断要求を受けた場合に入力されます。
形式はLVTTTLで、要求時HIです。

SiTCP_CLOSE_ACK

通信終了信号出力です。
この信号を出力するとSiTCPは通信を終了します。
信号形式はLVTTTLで、終了時にHIを出力して下さい。

SiTCP_ACTIVE

SiTCPがTCP通信路を確立すると入力されます。
信号はLVTTTLで、確立時HIです。

SiTCP_RX_RV

TCP通信の受信データ入力の有効信号入力です。
信号形式はLVTTTLで、HIが有効、LOWが無効です。

SiTCP_RX_RD0~7

TCP通信の受信データ入力です。
8bitパラレル入力です。
SiTCP_RX_RV信号が有効(HI)の時のみ有効データとなります。
信号形式はLVTTTLです。

SiTCP_RX_RE

TCP通信の受信可能出力です。
この信号はUSER-FPGAでTCPデータの受信が可能な場合にHIにします。
常に受信可能な場合は、常にHIとして下さい。

SiTCP_RX_EMPTY

TCP通信の受信バッファ空状態入力です。
この信号はSiTCPのTCP受信バッファが空の場合にHIが入力されます。
この信号は使用しなくとも良い信号です。

SiTCP_TX_AFULL

TCP通信の送信バッファ満状態入力です。
この信号がHIの場合、バッファは満状態ですので、以降のデータの書き込みは出来ません。
信号形式はLVTTTLです。

SiTCP_TX_WE

TCP通信の送信データ書込出力です。

SiTCP_TX_AFULL信号がLowの際に、HIを出力しSiTCP_TX_WD0～7にてデータを送信して下さい。
信号形式はLVTTTLです。

SiTCP_TX_WD0～7

TCP通信の送信データ出力です。

8bitパラレル出力です。

SiTCP_TX_WE信号が有効(HI)の時のみ有効データとなります。
信号形式はLVTTTLです。

SiTCP_REG_ACT

SlowControl通信の通信信号です。

信号形式はLVTTTLです。

SiTCP_REG_DI

SlowControl通信の出力データです。

信号形式はLVTTTLです。

SiTCP_REG_DO

SlowControl通信の入力データです。

信号形式はLVTTTLです。

SiTCP_REG_CLK

SlowControl通信の同期クロック入力です。

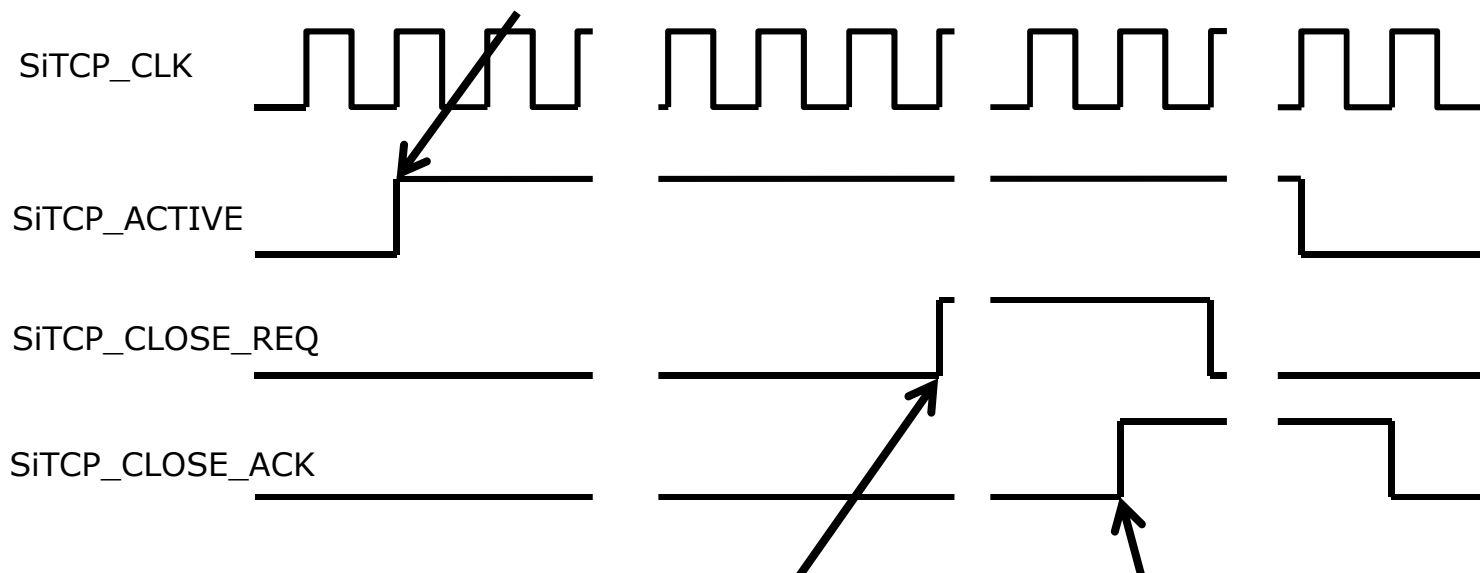
信号形式はLVTTTLです。

3.3 タイミングチャート

3.3.1 TCPデータ通信

TCPコネクションの状態と管理

TCP 通信路が確立すると SiTCP_ACTIVE=H になります。
(USER 回路のリセット等に使ってください)

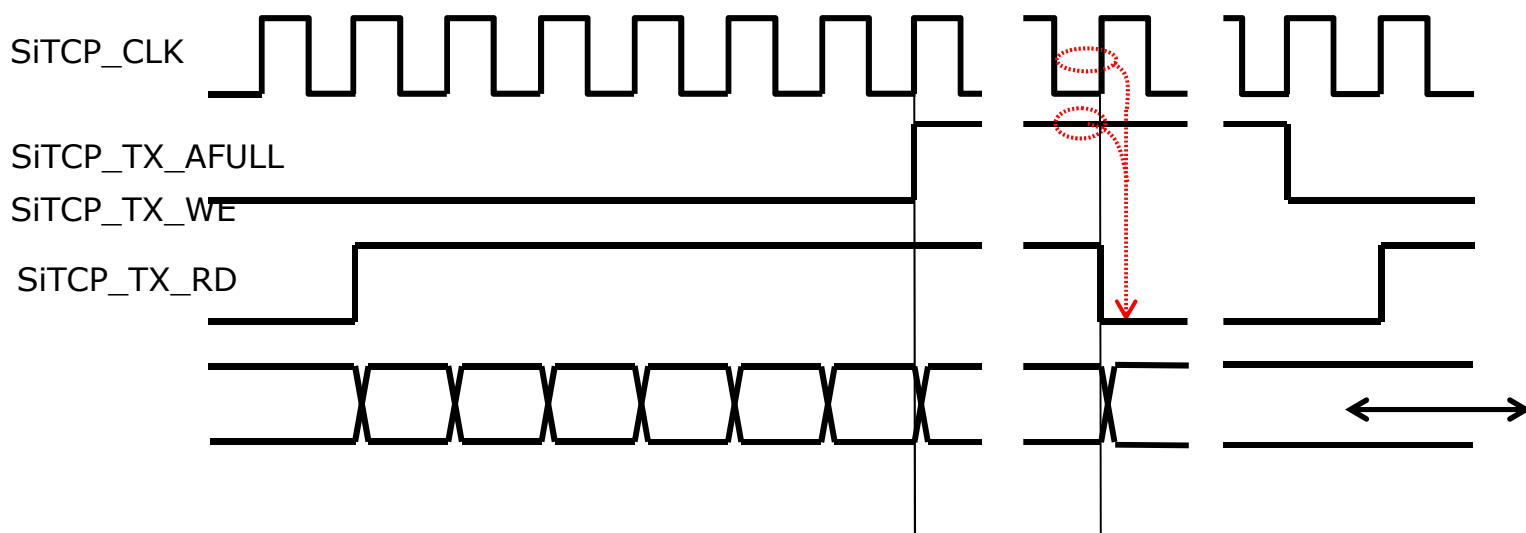


クライアント(通信相手)から通信停止(Close)を受信すると
SiTCP_CLOSE_REQ=H になります。

ユーザが切りの良い所までデータを送ったら通信停止(SiTCP_CLOSE_REQ)に
SiTCP_CLOSE_ACK=H で応えます。

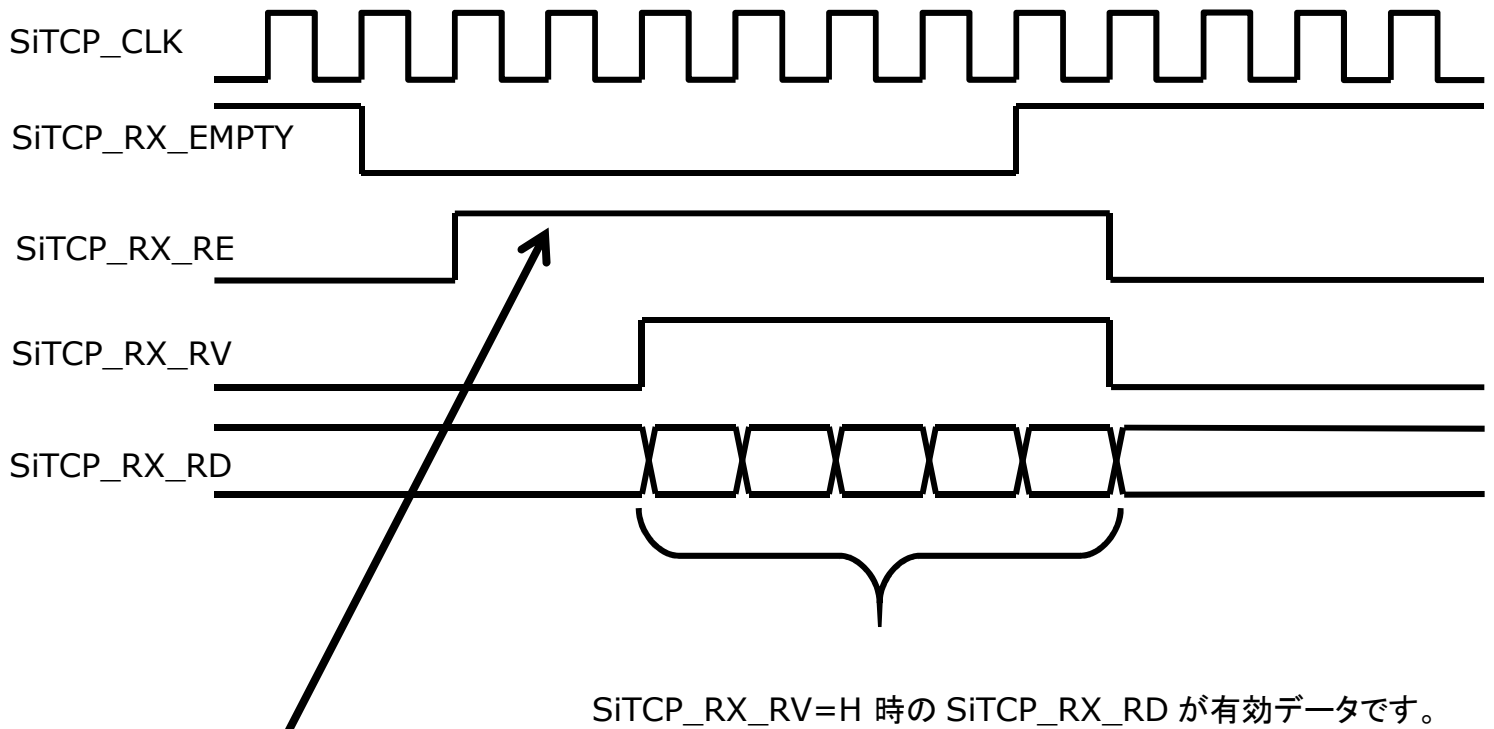
送信データタイミング

SiTCP_TX_AFULL=L の時に SiTCP_TX_WE=H にしてデータを書き込んで下さい



受信データタイミング

受信可能状態の時に SiTCP_RX_RE=H にして下さい。
(SiTCP_RX_EMPTY は使用しなくても OK です。)



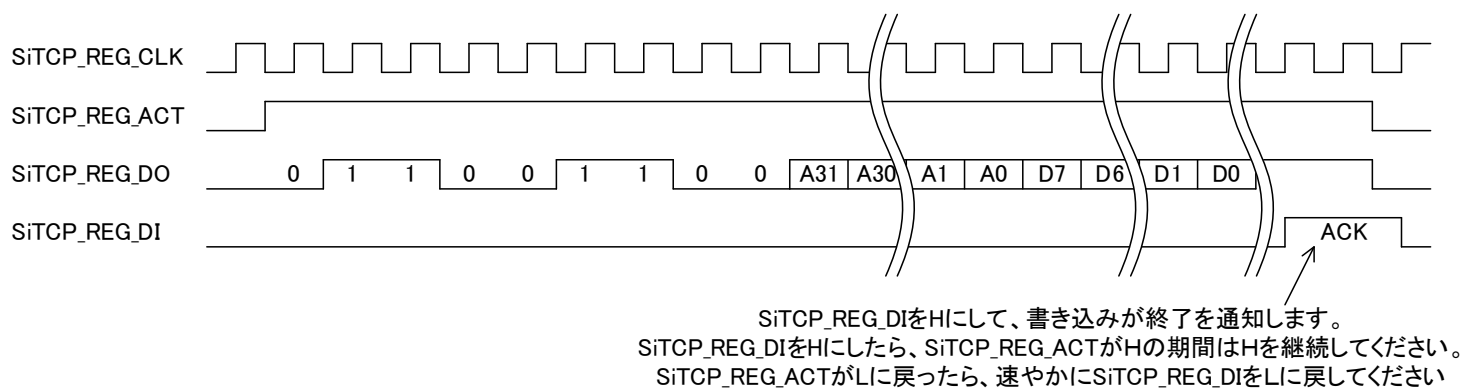
常に受信可能なら
SiTCP_RX_RE は常に H のままでも OK です。

3.3.2 SlowControl通信

SlowControl通信は4線シリアル通信となっています。

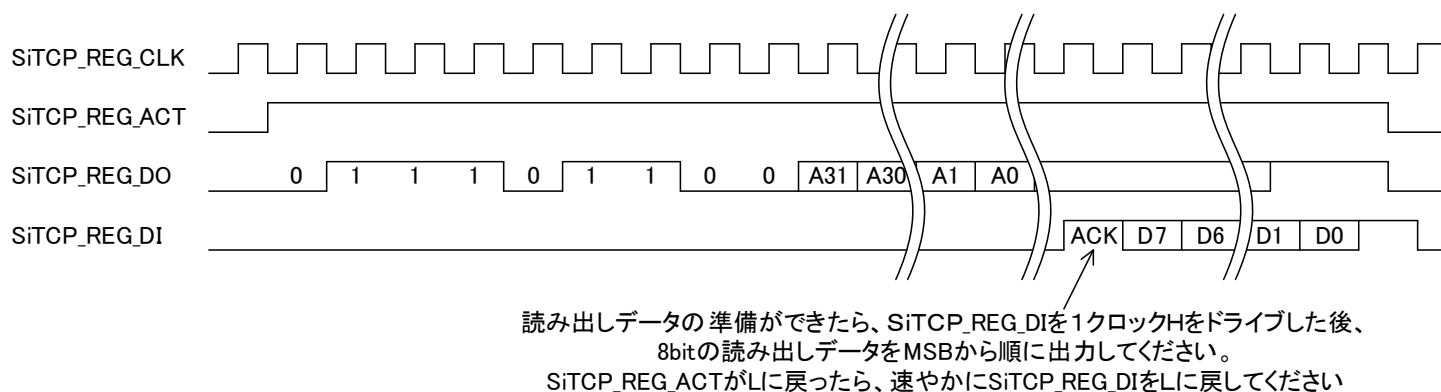
ライトタイミング

ユーザ基板上のレジスタやメモリへの書き込みタイミングチャートです。



リードタイミング

ユーザ基板上のレジスタやメモリからの読み出しタイミングチャートです。



4. 付録

4.1 ユーザ用デザインファイル作成手順

本ボードにダウンロードできるユーザ用デザインファイルはMCSファイルです。

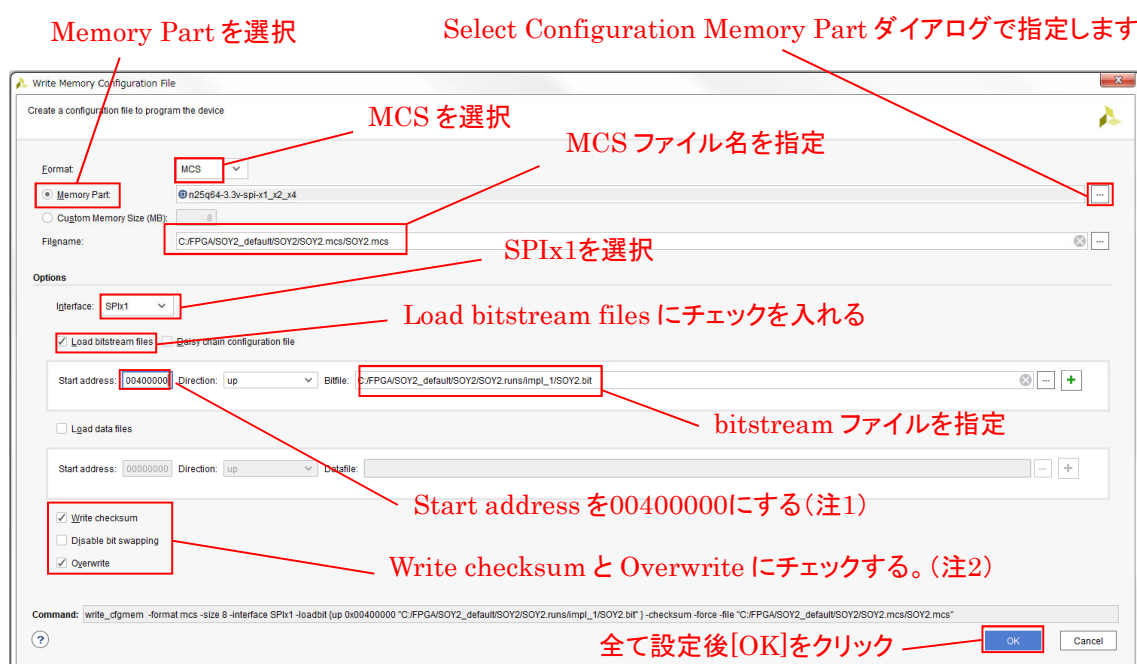
Xilinx社のVivadoを使用したMCSファイル作成手順を説明します。

まず、VivadoのGenerate Bitstreamでbitstreamファイルを作成しておきます。

bitstreamファイル作成後、[Tools]のメニューの[Generate Memory Configuration File ...]をクリックしてWrite Memory Configuration Fileダイアログを表示します。

図4-1で示すように設定します。Memory PartはSelect Configuration Memory Partダイアログで指定します。指定方法は図4-2を参照して下さい。

全て設定後[OK]ボタンをクリックするとMCSファイルが作成されます。



(注1) ダウンロード開始アドレスのデフォルト値は0x00400000です。

(注2) チェックするのは必須ではありません。prmファイルにチェックサムが記録されます。

図4-1 Write Memory Configuration File ダイアログ

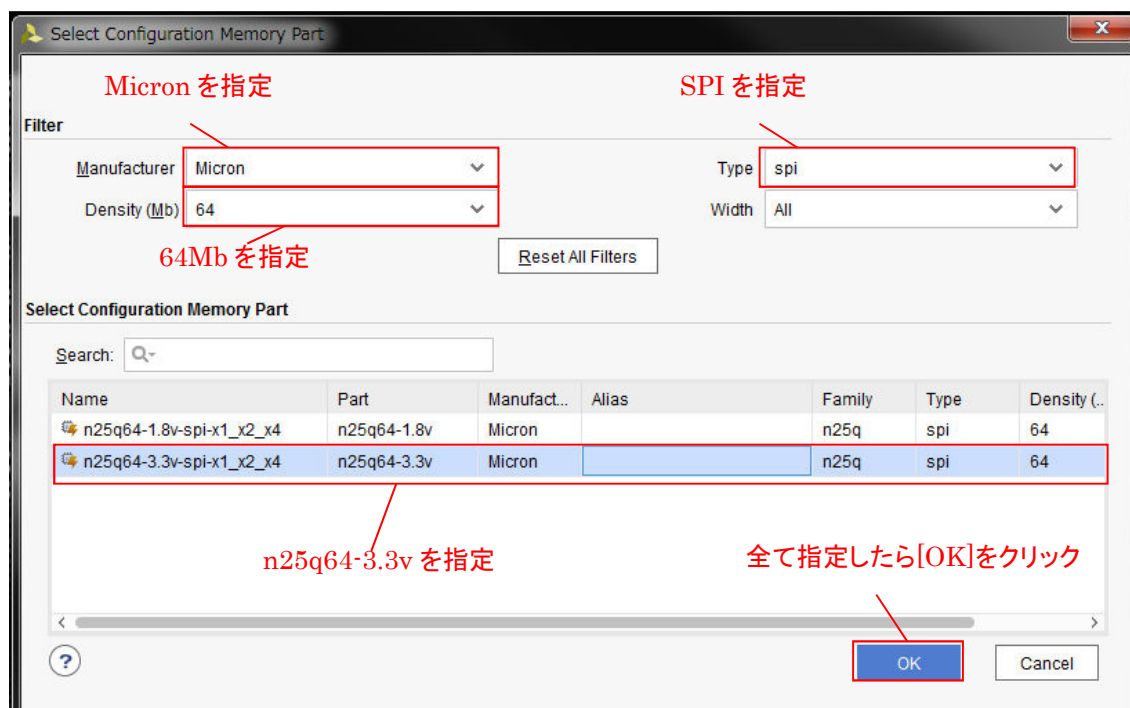


図4-2 Select Configuration Memory Part ダイアログ

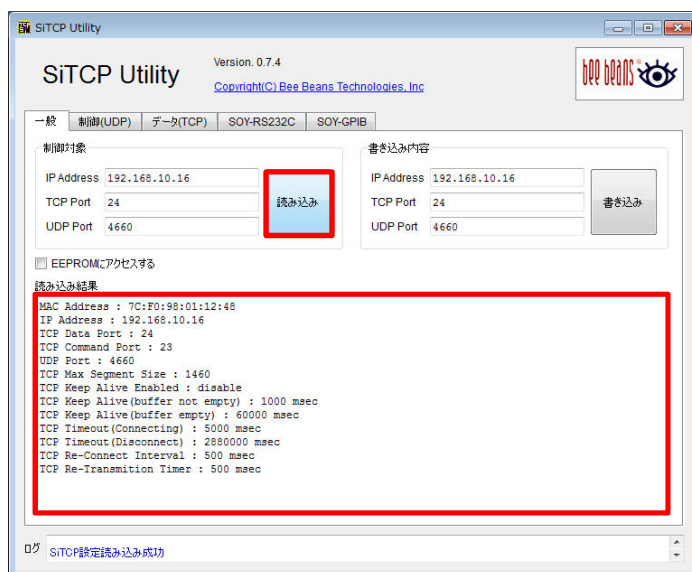
4.2 ユーザ用デザイン書き込み手順

※本手順では「SiTCP Utility」を使用します。BBTechホームページからダウンロードしてください。

(株)BeeBeans Technologies HP <https://www.bbtech.co.jp/>

SiTCP Utility ダウンロード <https://www.bbtech.co.jp/download-files/sitcp/index.html>

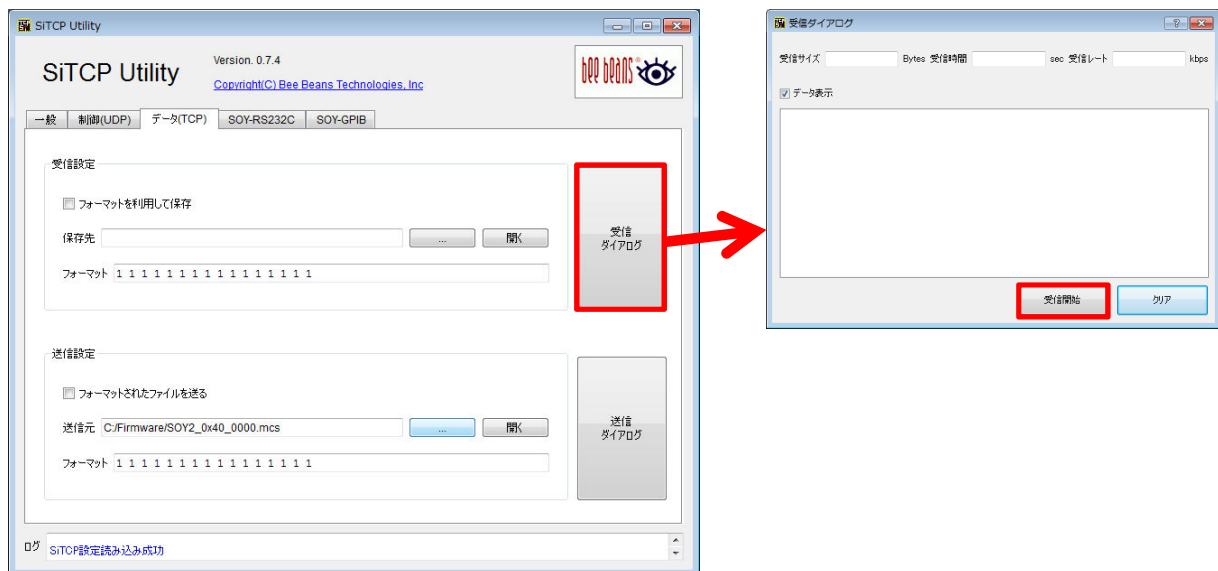
1. 本ボードのディップスイッチの4番をONにします。ForceDefaultジャンパは外して下さい。
2. EthernetケーブルでPCと接続した後、電源を接続して本ボードを起動します。
(緑LEDが点滅します。)
3. PCで「SiTCP Utility」を起動して[一般]タブの[読み込み]ボタンをクリックし、読み込み結果が表示されることを確認します。



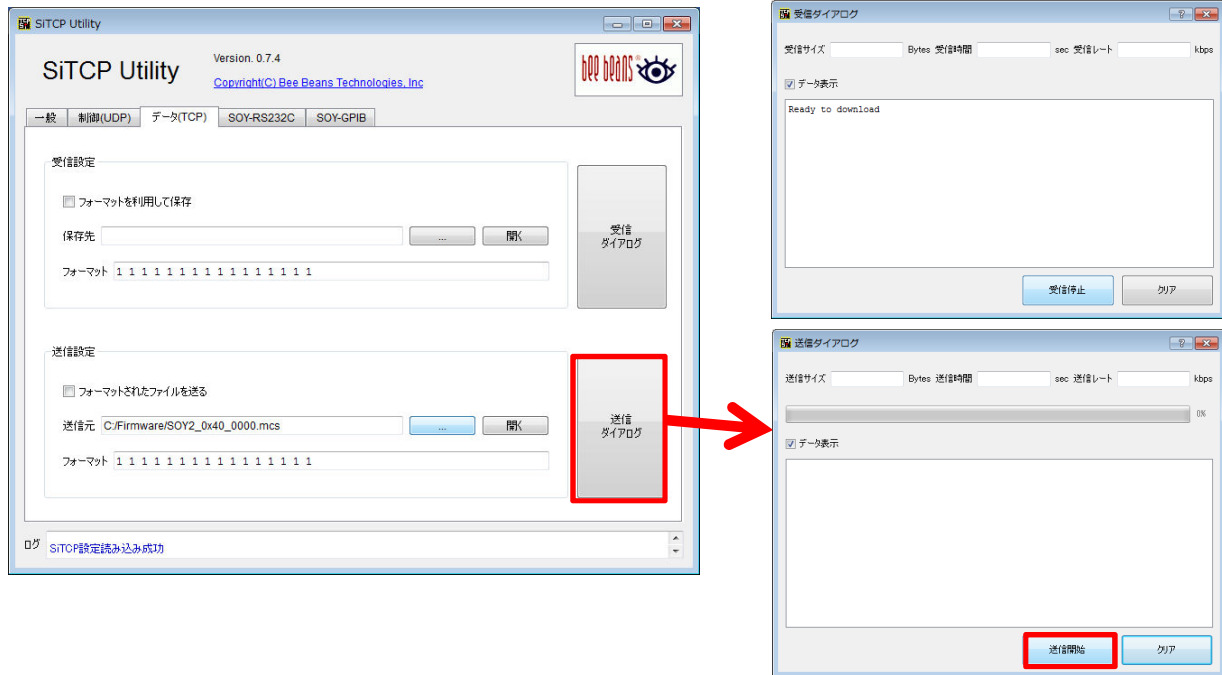
4. [データ(TCP)]タブの「送信設定」部分にある[...]ボタンをクリックし、Flashメモリに書き込むファイルを選択しておきます。



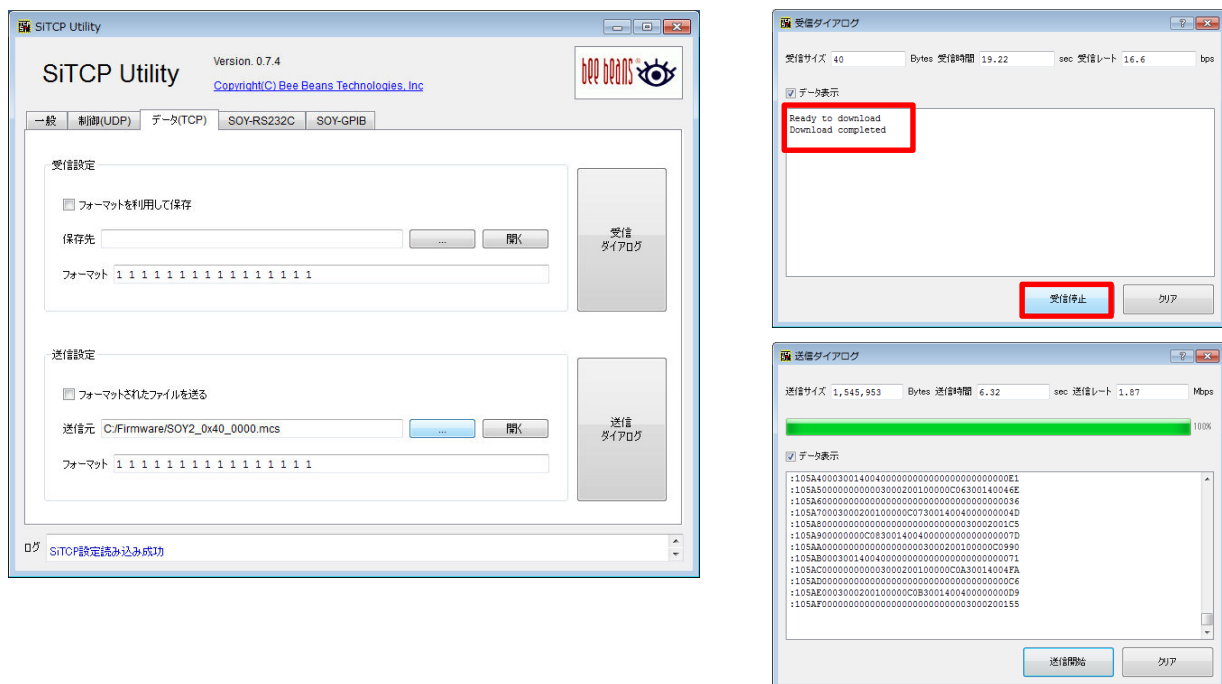
5. [データ(TCP)]タブ内の[受信ダイアログ]をクリックして受信ダイアログウィンドウを開き、[受信開始]ボタンをクリックします。(黄LEDが点灯し、「Ready to download」と表示されます。)



6. [データ(TCP)]タブ内の[送信ダイアログ]をクリックして送信ダイアログウィンドウを開き、[送信開始]ボタンをクリックして送信を開始します。



7. 送信が正常に終了すると受信ダイアログウィンドウに「Download completed」と表示されます。受信ダイアログウィンドウの[受信停止]ボタンをクリックした後、ウィンドウを閉じます。



以上でユーザ用デザインの書き込みは終了です。